

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月26日

出 願 番 号

Application Number:

特願2002-245513

[ST.10/C]:

[JP2002-245513]

出 願 人

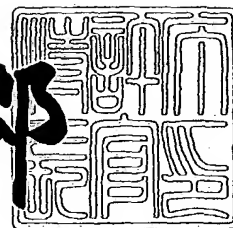
Applicant(s):

富士通株式会社

2003年 1月 7日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2002-3104219

【書類名】 特許願

【整理番号】 0250742

【提出日】 平成14年 8月26日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G06F 1/18
H05K 1/14
H01R 24/16

【発明の名称】 メモリソケット

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 金野 雄次

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9905449

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 メモリソケット

【特許請求の範囲】

【請求項 1】 挿抜可能なメモリカードを回路基盤上に実装するためのメモリソケットであって、

第 1 のメモリカードがその表面を上にして挿入される第 1 のメモリソケットと

、
第 2 のメモリカードがその裏面を上にして挿入される第 2 のメモリソケットと
、を具備し、

前記第 1 のメモリソケットと前記第 2 のメモリソケットは前記回路基板上で近接して配置され、且つ

前記第 1 及び第 2 のメモリカードは前記第 1 及び第 2 のメモリソケットの外側から互いに反対方向に挿入される、ことを特徴とするメモリソケット。

【請求項 2】 配置された前記第 1 及び第 2 のメモリソケットの対向するピン同士の並びは同一である、請求項 1 記載のメモリソケット。

【請求項 3】 前記第 1 及び第 2 のメモリソケットを 1 つのメモリソケットとして一体形成する、請求項 1 又は 2 に記載のメモリソケット。

【請求項 4】 前記一体形成されたメモリソケットにおいて、前記第 1 及び第 2 のメモリソケットの対向するピンの対を共通の 1 つのピンに置き換える、請求項 3 記載のメモリソケット。

【請求項 5】 挿抜可能なメモリカードを回路基盤上に実装するためのメモリソケットであって、

第 1 のメモリカードがその表面を上にして挿入される第 1 の挿入口と、

第 2 のメモリカードがその裏面を上にして挿入される第 2 の挿入口と、を有し

、
前記第 1 の挿入口と前記第 2 の挿入口とは反対向きに配置され、前記第 1 の挿入口のピンの並びとそれに対向する前記第 2 の挿入口のピンの並びとが同一であること、を特徴とするメモリソケット。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はメモリソケットに関し、特に抜き差し可能な実装部品であるメモリカードをプリント基板上に装着する際に使用するメモリソケット及びその信号配線長に関するものである。

【 0 0 0 2 】

【従来の技術】

近年、コンピュータやネットワーク機器等の小型化及び高性能化が急速に進展しており、製品開発の段階で部品の L S I 化やその処理速度の向上、それらをプリント基板上に実装する際の高密度実装技術が必須となっている。

【 0 0 0 3 】

図 1 にはルータ装置の一構成例を示しており、また、図 2 には図 1 のドータボード上における部品配置の一例を示している。

図 1 において、ルータ装置 1 0 は、電源ユニット 1 1 と、複数の装着基板に電源ユニット 1 1 からの電源を供給すると共に各基板間の信号配線を行なうバックパネル 1 2 と、バックパネル 1 2 に装着されたマザーボード 1 3 及びその増設基板であるドータボード 1 4 と、により構成されている。

【 0 0 0 4 】

図 2 のドータボード 1 4 は、対向するマザーボード 1 3 との間で電源や信号線等の接続を行なうマザーボード接続用コネクタ 1 5 及び 1 6 を備えており、CPU チップ 1 7 からは 1 0 0 M H z の高速クロック信号が S D R A M (S y n c h r o n o u s D R A M) 等の同期タイプの D R A M から成るメモリカード (D I M M) 1 8 及び 1 9 に供給される。複数のメモリカードを論理的に 1 つのメモリとして動作させるにはそれらをクロック同期させる必要があるからである。

【 0 0 0 5 】

各メモリカード 1 8 及び 1 9 は、マザーボード 1 3 とドータボード 1 4 との間の高さ制限 (図 1 参照) からドータボード上に水平実装される。また、本例ではメモリカード 1 8 がメモリカード 1 9 よりもクロック源の CPU チップ 1 7 に近く配置されている。そのため、2 枚のメモリカード 1 8 及び 1 9 に与えられるク

ロック信号の間に時間差（スキュー）が生じないように、メモ리카ード18とCPUチップ17との間の配線には迂回ルートが設けられている。

【0006】

この迂回ルートにより、各メモ리카ード18及び19とCPUチップ17との間の配線長が互いに等しくなるよう調整される（この配線規則を「等長配線」という）。本例の場合、100MHzのクロック信号のクロック周期は10nsであり、1クロック幅はその2分の1の5nsである。

【0007】

これに上記スキューや配線の容量、部品バラツキ、周囲温度や動作中のチップ温度、等の種々の条件が加重されると数nsの設計マージンが失われ、正常動作が保証できない場合が生じ得る。このため、配線長はできるだけ短く且つ等長配線となるように配線設計が行なわれる。

【0008】

【発明が解決しようとする課題】

図3は、図2と同様に、従来のメモリソケットを同じ向きに並列配置した例を示している。

本例では、メモ리카ード18及び19の各クロックピンは共にクロック源17に対して等距離に配置できることから、容易に等長配線が可能である。

【0009】

しかしながら、メモリを実装する場合には、メモ리카ード挿抜用の空間をメモ리카ード18と19との間に確保する必要がある。従って、メモリスロット群が基板上の面積を不必要に多く占めることになり、装置の小型化や低コスト化が困難となる問題があった。

【0010】

一方、図4には、従来のメモリソケットを互いに逆向きに並列配置した例を示している。

本例では、図3で説明したメモリソケット群の占有面積を削減するために、メモ리카ード19のメモリソケットを水平面上で180度回転させて基板に取り付けている。これにより、メモ리카ード18と19との間のメモ리카ード挿抜用の

領域は削減される。

【0011】

しかしながら、その一方で対向するピン同士の並びが逆の順番になり、等長配線を実現するのに一方のメモリソケット側に等長配線用の迂回ルートを設ける必要がある。その結果、配線設計の困難性が増大し、また迂回ルートによる占有面積も増大するという問題があった。このように、図3及び4はそれぞれの利点と相反する問題点とを有していた。

【0012】

そこで本発明の目的は、上記問題点に鑑み、迂回ルートを設けることなく等長配線が保証され且つより短い配線長の配線設計を可能にするメモリソケットを提供することにある。これにより、従来と比して一層の高密度実装と更に高速なクロック動作とが共に可能となり、装置の小型化や高性能化に寄与することができる。

【0013】

【課題を解決するための手段】

本発明によれば、挿抜可能なメモリカードを回路基盤上に実装するためのメモリソケットであって、第1のメモリカードがその表面を上にして挿入される第1のメモリソケットと、第2のメモリカードがその裏面を上にして挿入される第2のメモリソケットと、を具備し、前記第1のメモリソケットと前記第2のメモリソケットは前記回路基板上で近接して配置され、且つ前記第1及び第2のメモリカードは配置された第1及び第2のメモリソケットの外側から互いに反対方向に挿入される、ことを特徴とするメモリソケットが提供される。

【0014】

配置された前記第1及び第2のメモリソケットの対向するピン同士の並びは同一であり、前記第1及び第2のメモリソケットを1つのメモリソケットとして一体形成することもできる。この場合には、前記第1及び第2のメモリソケットの対向するピンの対を共通の1つのピンに置き換えることができる。

【0015】

また本発明によれば、挿抜可能なメモリカードを回路基盤上に実装するための

メモリソケットであって、第1のメモリカードがその表面を上にして挿入される第1の挿入口と、第2のメモリカードがその裏面を上にして挿入される第2の挿入口と、を有し、前記第1の挿入口と前記第2の挿入口とは反対向きに配置され、前記第1の挿入口のピンの並びとそれに対向する前記第2の挿入口のピンの並びとが同一であること、を特徴とするメモリソケットが提供される。

【0016】

【発明の実施の形態】

図5は、本発明によるドータボード上の部品配置の一例を示したものである。

図5において、メモリカード18及び19は、互いに逆向きに近接して配置された各々のメモリソケットに挿入され、且つ一方のメモリカードは他方のメモリカードに対して表裏が逆向きとなるように各々のメモリソケットに挿入される。これ以外の部品15～17については図2で説明した部品と同じであり、それらについては更に説明しない。

【0017】

図6には、図5に示すメモリカード18及び19の配置構成を拡大して示してある。

図6において、メモリカード18及びそのメモリソケットの配置は従来と変わらないが、メモリカード19についてはその裏面を上にした状態でメモリソケットに挿入される。この場合、メモリカード19のメモリソケットには、基板に装着されるソケットピンが従来のソケットピンとは逆順に並べられた新たなソケットを使用する。なお、このようなメモリソケットの構成については後に詳述する。

【0018】

図6の本発明によるメモリソケットを使用すれば、そのメモリソケットの配置自体は図4に示したのと類似の構成を有しているため、メモリカード18と19との間のメモリカード挿抜用の占有面積が削減できる。そのため、従来の同じ向きに並列配置した水平実装に比べて一層の高密度実装が可能となる。

【0019】

また、本発明によるメモリソケットを使用すれば、図3に示したのと同様にメ

モリカード 1 8 及び 1 9 の各クロックピンは共にクロック源 1 7 に対して等距離に配置することが可能となり、容易に等長配線が行なえる。本発明の場合は、さらに対向するソケットピン同士のピン番号が同じため、以下で説明するように最短の等長配線を実現することができる。

【 0 0 2 0 】

図 7 には、本発明によるメモリソケット配線の一例を示している。

一例として、クロック信号について説明すると、対向するソケットのクロックピン同士を単に最短距離で接続し、その接続の midpoint にクロック源 1 7 からのクロック信号線を接続する。

【 0 0 2 1 】

従って、本発明の構成によれば本質的に 2 枚のメモリカード 1 8 及び 1 9 に与えられるクロック信号の間に時間差（スキュー）は生じ得ず、当然に迂回ルートを設ける必要もない。アドレス／データ信号や制御信号の各々の配線についても同様である。この構成は、将来において数百 MHz 等のより高速なクロック信号を用いるような配線設計においても等長配線を意識する必要がないにおいて特に重要である。

【 0 0 2 2 】

図 8 は、本発明による DIMM 用メモリソケットの一実施例を示したものである。なお、本発明によるメモリソケットは以下の説明からも分かるように非常にシンプルな構造を有しており、その製造のために従来のメモリソケットと比べて特別な技術や工程やコストは必要としない。

【 0 0 2 3 】

図 8 の（a）は、本発明で使用する 2 種類のメモリソケットを示しており、例えば、ソケット A はメモリカード 1 8 が装着される従来の水平実装型のメモリソケットを、そしてソケット B は裏面を上にしたメモリカード 1 9 を装着するため新たに設計された水平実装型のメモリソケットをそれぞれ示している。

【 0 0 2 4 】

図中に示すように、ソケット A のピン配列とソケット B のピン配列とは互いに逆方向の並びとなっている。図 8 の（b）は、上記 2 つのソケットを互いに逆向

きに並列配置した場合を示しており、これまでに説明した図5～7の構成に相当するものである。この構成により、ソケットAのピン配列とソケットBのピン配列とは互いに同一方向の並びとなり、近接して対向する同一ピン番号のピン同士が最短距離で接続可能となる（図7参照）。

【0025】

図8の(c)は、図8の(b)の2つのソケットA及びBを合わせて一体型のソケットCとして構成したものである。この構成によれば、ソケットA及びBの同一ピン番号のピン同士を合わせて1つのピンとすることが可能である。この場合、メモ리카ード18及び19の同一ピン番号同士はソケットC内部で接続される。

【0026】

例えば、メモ리카ード18又は19のセレクト（イネーブル）信号ピンはそれぞれ個別に設けるが、それ以外のクロック、アドレスバス、データバス、及びコントロールバス等の各信号ピンの対はそれぞれ1つの共通ピンに集約できる。その結果、ソケットCのピン数はソケットA又はBのピン数の約2分の1となり、それらの基板上における配線領域も半分程度に減ずることができる。

【0027】

なお、図中には示していないが一体型ソケットCの変形例（「ソケットC'」とよぶ）として、ソケットCのようにメモ리카ード18及び19を直接装着するのではなく、従来の垂直実装タイプのDIMM用ソケットを上下反転して水平に装着できる構造を有するソケットC'を設けることもできる。

【0028】

この場合、メモ리카ード18及び19はそれぞれ従来の垂直実装タイプのDIMM用ソケットに装着され、各々の垂直実装タイプのDIMM用ソケットはアダプタとしてのソケットC'に互いに上下反転して水平に装着される。

【0029】

本例によれば、DIMM用ソケットとして既存の垂直実装タイプの1種類のソケットだけが使用され、またアダプタとしてのソケットC'も簡易な構造となる利点がある。この場合も一体型ソケットCと同様の作用・効果を有しており、原

則として配線は等長配線となり、基板上の配線領域も低減される。

【 0 0 3 0 】

【発明の効果】

以上説明したように、本発明によれば、迂回ルートを設定することなく等長配線が保証され且つより短い配線長の配線設計を可能にするメモリソケットが提供される。これにより、高速クロック動作が可能となり、装置の高性能化に大きく寄与することができる。

【図面の簡単な説明】

【図 1】

ルータ装置の一構成例を示した図である。

【図 2】

従来の部品配置の一例を示した図である。

【図 3】

従来のメモリソケットを同じ向きに並列配置した例を示した図である。

【図 4】

従来のメモリソケットを互いに逆向きに並列配置した例を示した図である。

【図 5】

本発明による部品配置の一例を示した図である。

【図 6】

図 5 に示すメモリカードの配置構成を拡大して示した図である。

【図 7】

本発明によるメモリソケット配線の一例を示した図である。

【図 8】

本発明による D I M M 用メモリソケットの一実施例を示した図である。

【符号の説明】

- 1 0 …ルータ装置
- 1 1 …電源ユニット
- 1 2 …バックパネル
- 1 3 …マザーボード

1 4 … ドータボード

1 5、1 6 … マザーボード接続用コネクタ

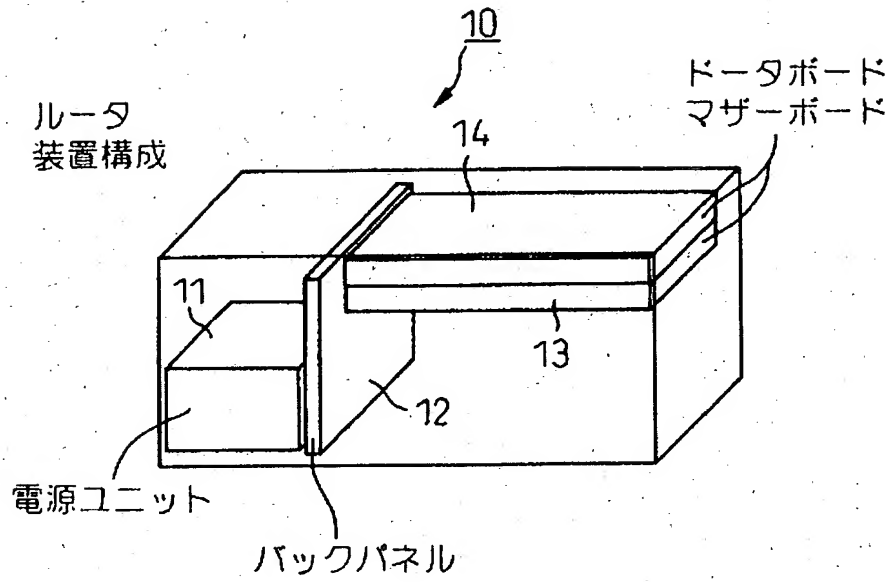
1 7 … クロック源

1 8、1 9 … メモリカード

【書類名】 図面

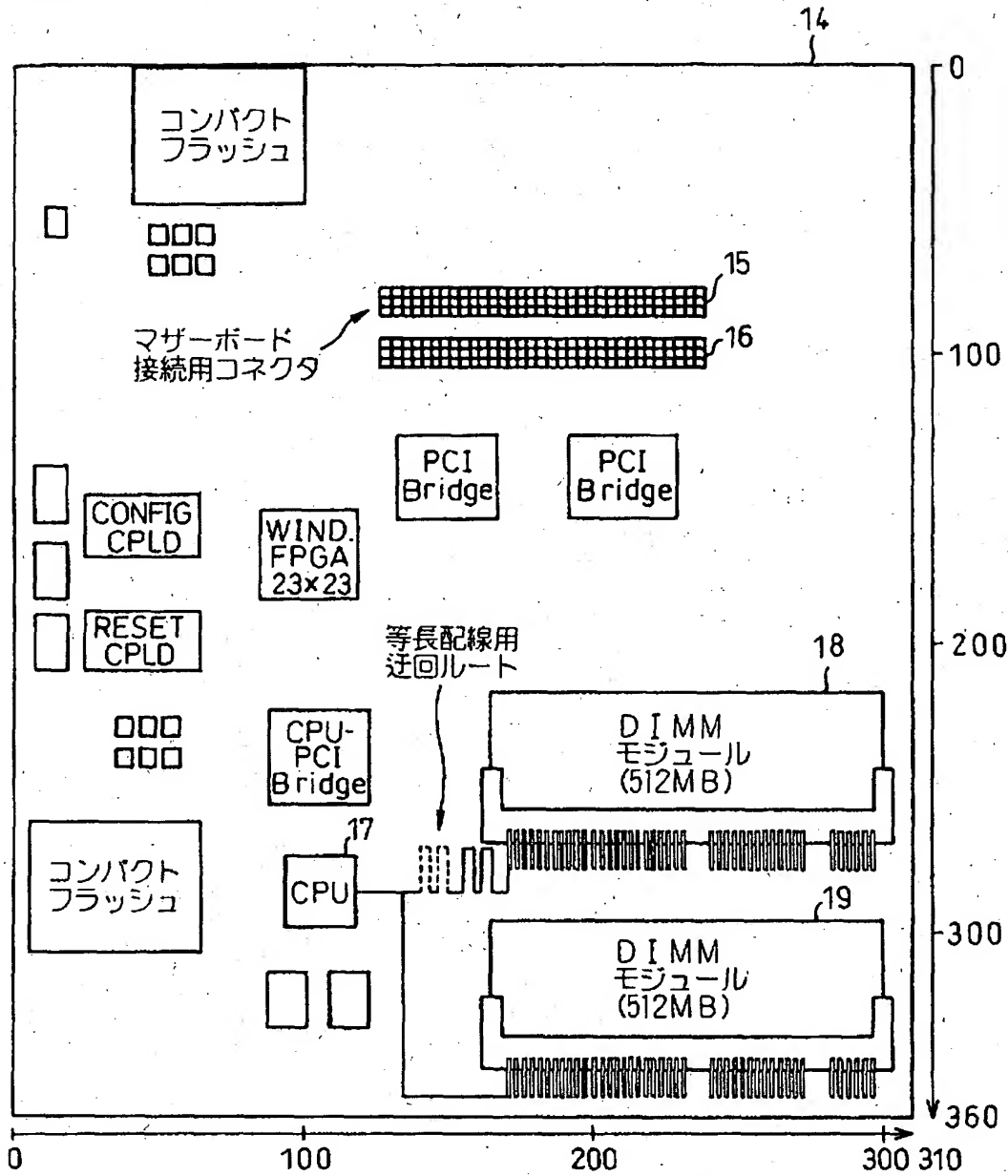
【図1】

図1



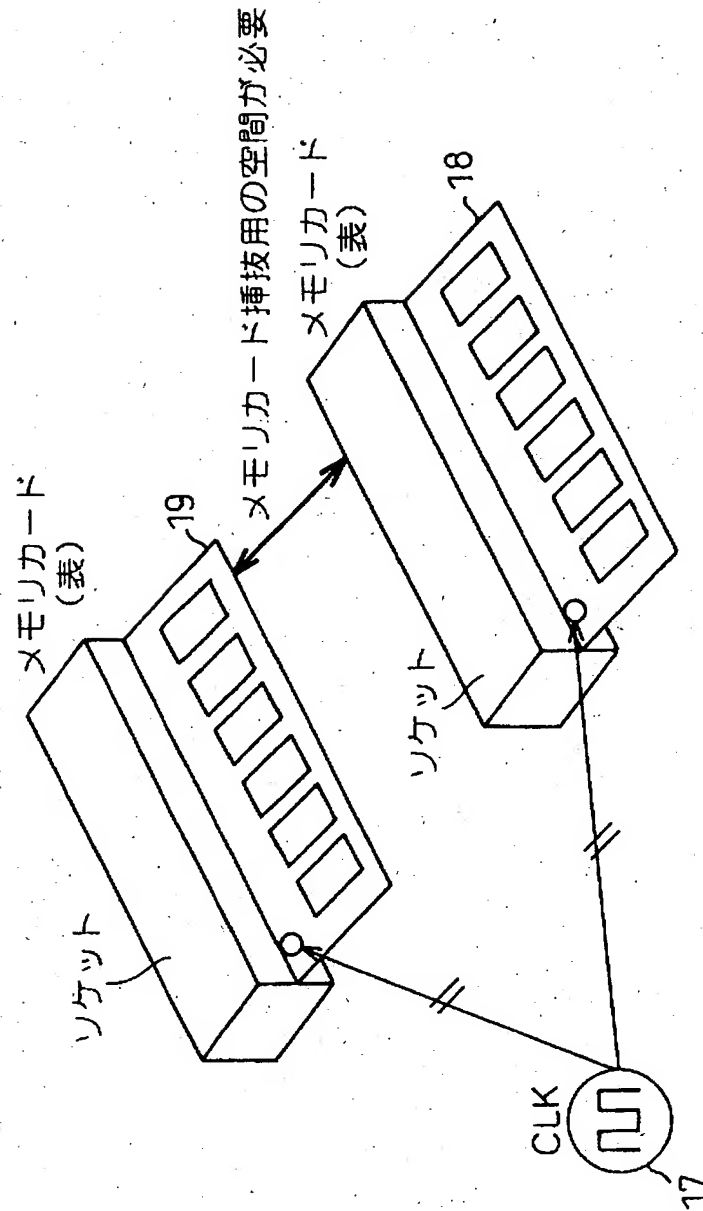
【図 2】

図 2



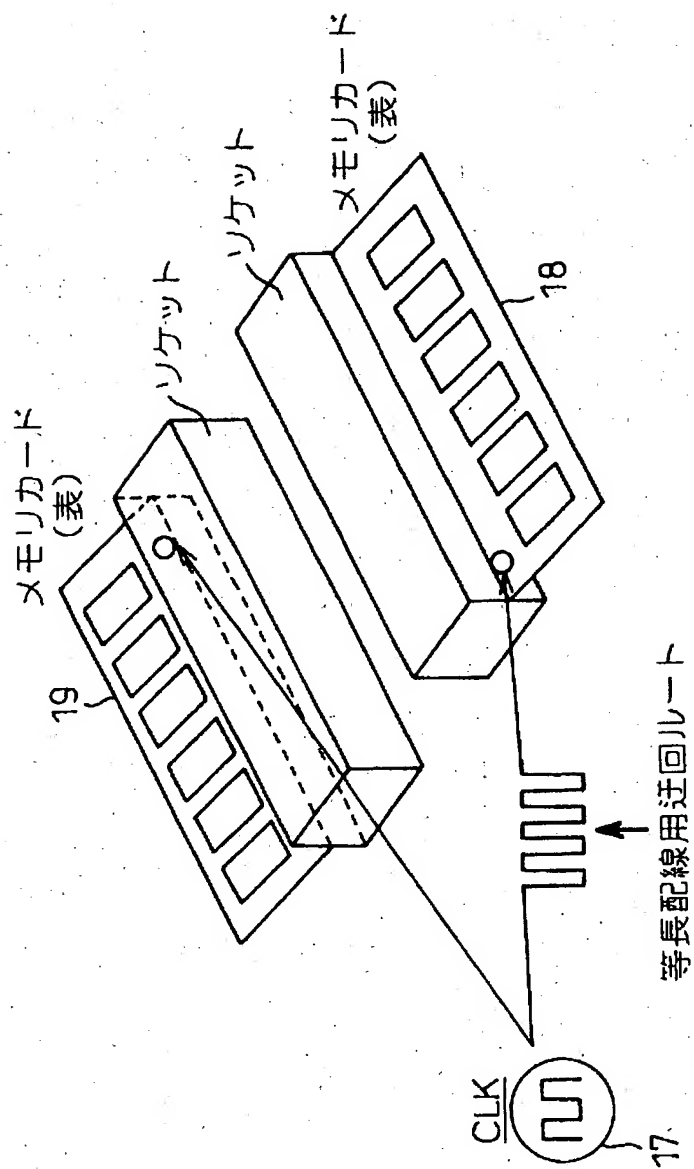
【図3】

図3

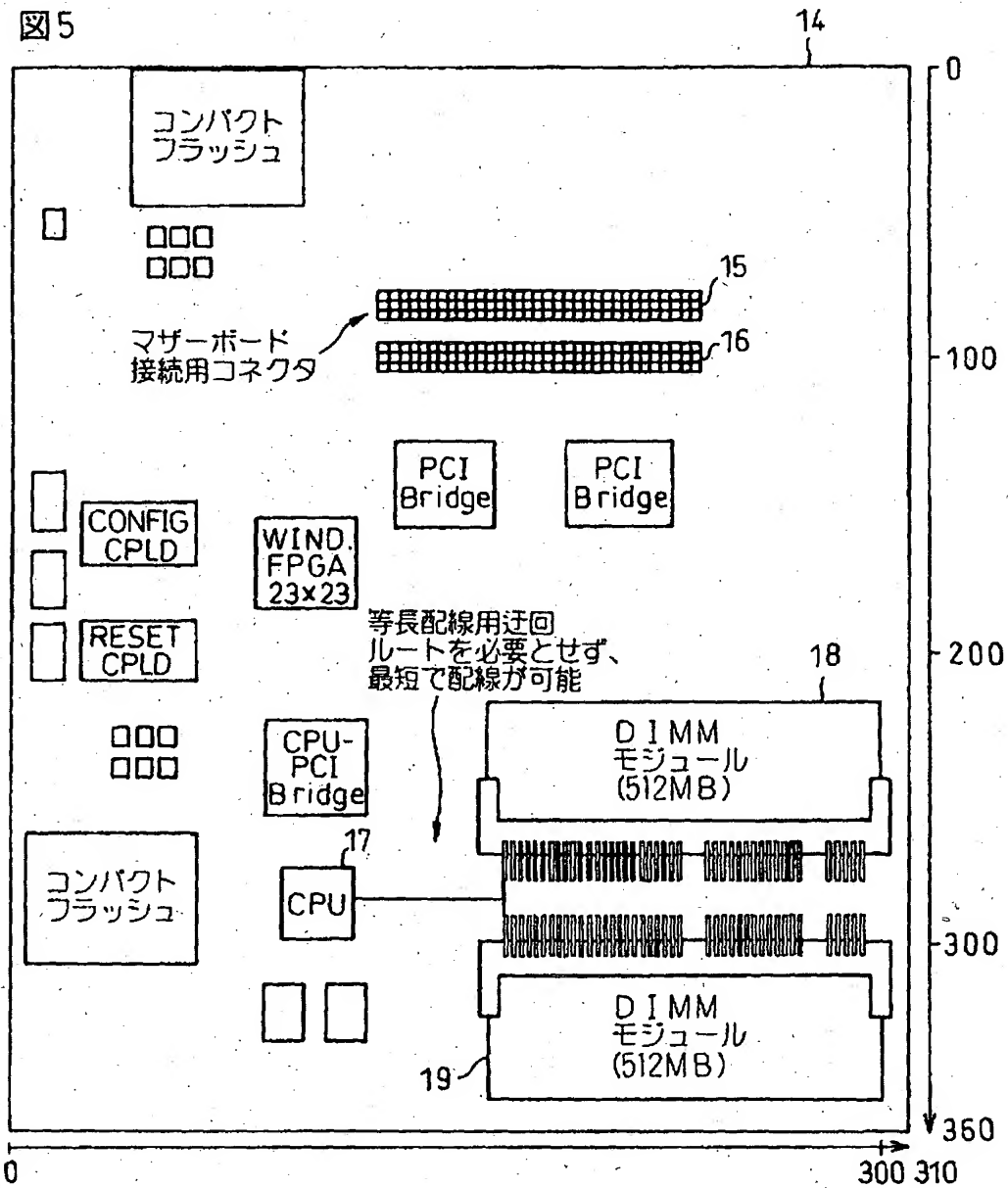


【図 4】

図 4

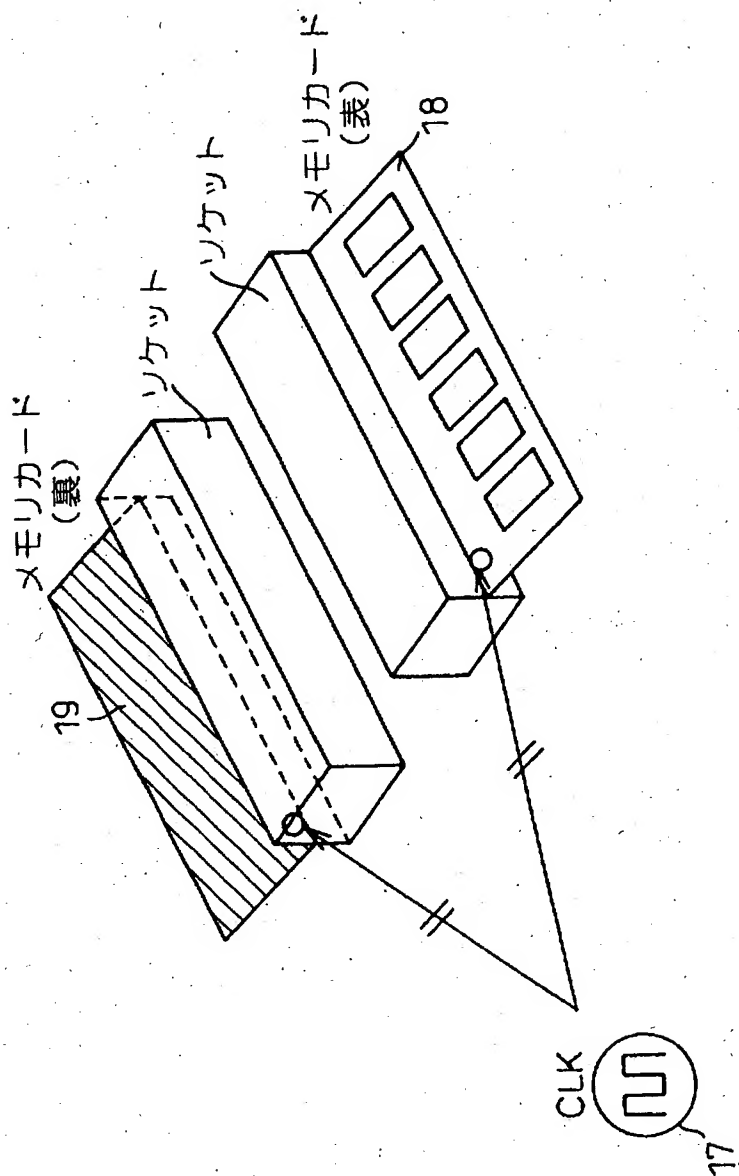


【図 5】



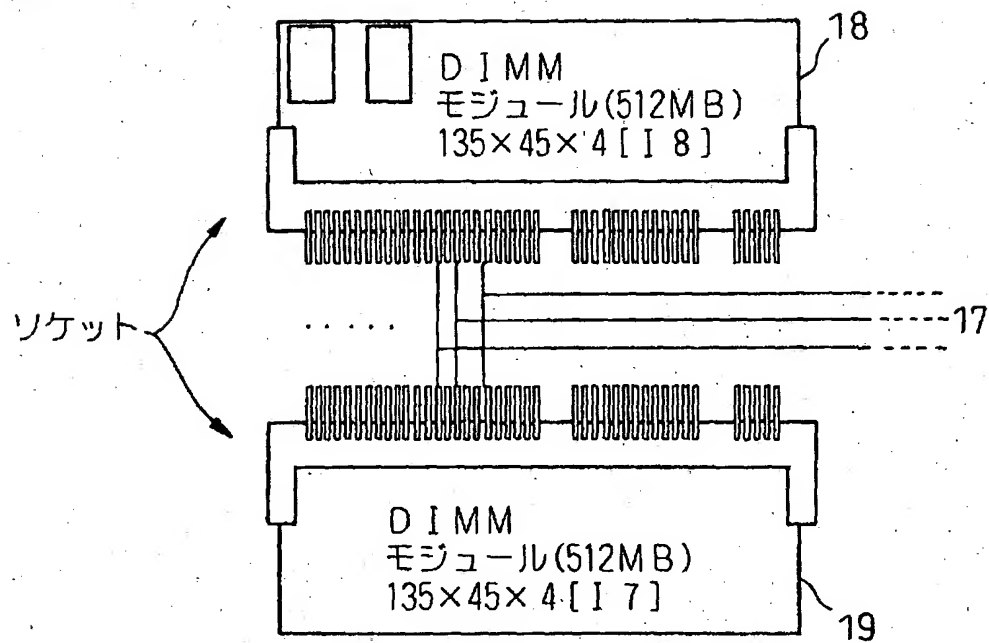
【図6】

図6



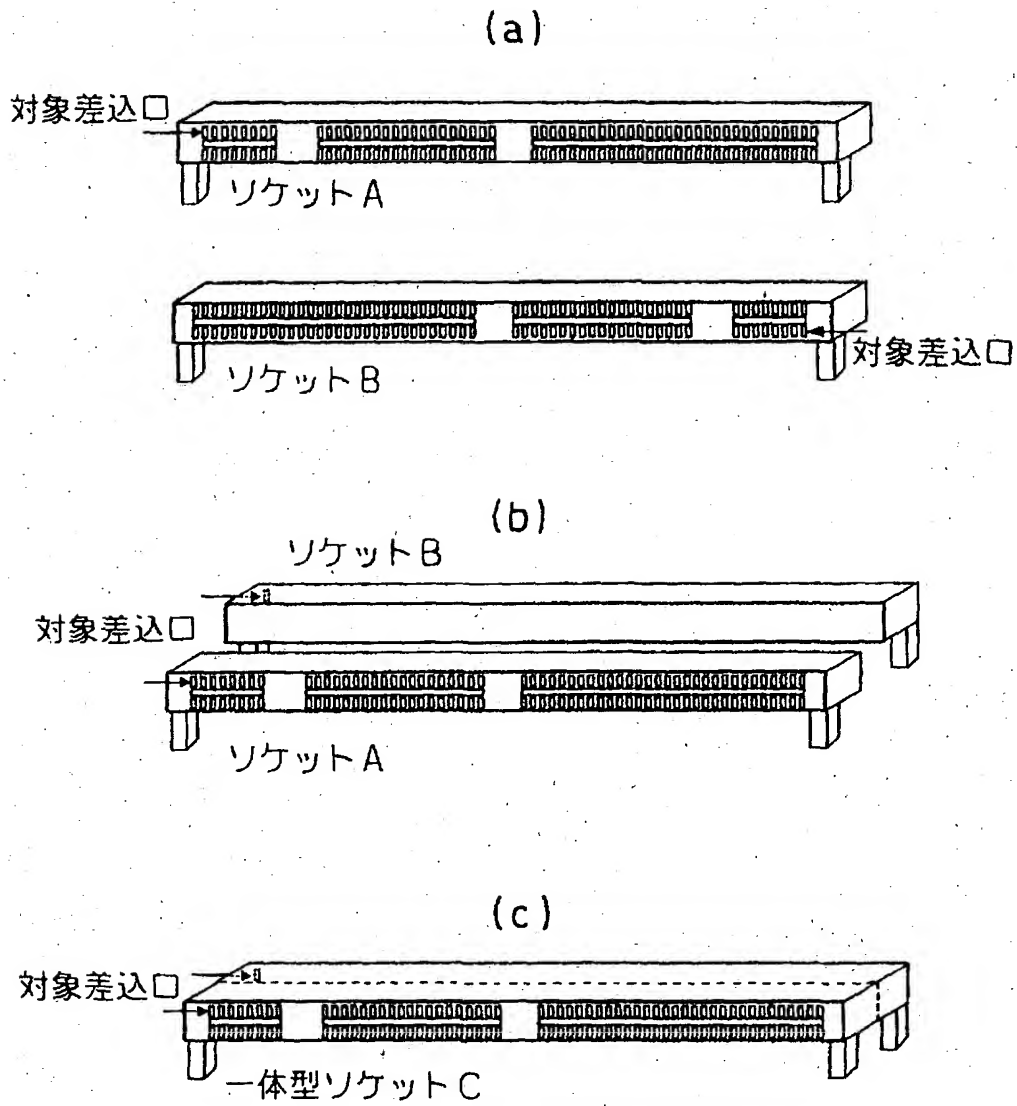
【図7】

図7



【図8】

図8



【書類名】 要約書

【要約】

【課題】 メモリソケットに関し、特に抜き差し可能なメモリカード（D I M M）の配線設計において等長配線が保証されるメモリソケットを提供する。

【解決手段】 挿抜可能なメモリカードを回路基盤上に実装するためのメモリソケットは、第1のメモリカードがその表面を上にして挿入される第1のメモリソケットと、第2のメモリカードがその裏面を上にして挿入される第2のメモリソケットと、を具備しており、前記第1のメモリソケットと前記第2のメモリソケットは前記回路基板上で近接して配置され、且つ前記第1及び第2のメモリカードは配置された第1及び第2のメモリソケットの外側から互いに反対方向に挿入される。

【選択図】 図6

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社